

DIALOG(R) File 351:Derwent WPI

(c) 2002 Thomson Derwent. All rts. reserv.

010688359 **Image available**

WPI Acc No: 1996-185315/*199619*

XRAM Acc No: C96-059097

XRPX Acc No: N96-155361

Deposition of dielectric thin film in mfr of small capacitors - using atmosphere contg. accelerated oxygen@-molecules, -radicals, -atoms, or -plasma on substrate

Patent Assignee: FUJITSU LTD (FUIT)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8060347	A	19960305	JP 94192407	A	19940816	199619 B

Priority Applications (No Type Date): JP 94192407 A 19940816

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 8060347	A	7	C23C-014/32	

Abstract (Basic): JP 8060347 A

Dielectric thin film is vapour deposited in atmos. contg. accelerated oxygen-molecules, -radicals, -atoms, Ⓞ-plasma at a deposition rate of up to 0.2 nm/sec. on a substrate to obtain an oxide high-permeability thin film or oxide ferroelectric thin film.

USE - For depositing dielectrics thin film best suited to prepare small capacitors on semiconductor substrates.

Dwg.1/4

Title Terms: DEPOSIT; DIELECTRIC; THIN; FILM; MANUFACTURE; CAPACITOR; ATMOSPHERE; CONTAIN; ACCELERATE; OXYGEN; MOLECULAR; RADICAL; ATOM; PLASMA ; SUBSTRATE

Derwent Class: L03; M13; U11; U12; V01

International Patent Class (Main): C23C-014/32

International Patent Class (Additional): C23C-014/08; H01G-004/33;

H01L-021/822; H01L-027/04

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L03-B03E; L04-C14A; M13-F03

Manual Codes (EPI/S-X): U11-C05B2; U11-C05B5; U11-C05G1B; U12-C02X; U12-Q; V01-B03C5A

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-60347

(43)公開日 平成8年(1996)3月5日

(51)IntCl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
C 2 3 C 14/32	D	8939-4K		
14/08	K	8939-4K		
H 0 1 G 4/33				
		7924-5E	H 0 1 G 4/ 06	1 0 2
			H 0 1 L 27/ 04	C
審査請求 未請求 請求項の数7 O L (全 7 頁) 最終頁に続く				

(21)出願番号 特願平6-192407

(22)出願日 平成6年(1994)8月16日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 恵下 隆

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 廣瀬 達哉

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 彦坂 康己

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 柏谷 昭司 (外1名)

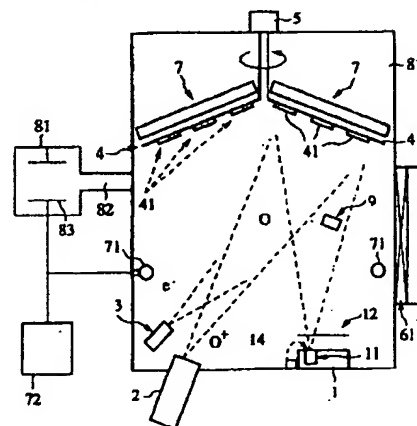
(54)【発明の名称】 誘電体薄膜堆積方法

(57)【要約】

【目的】 誘電体薄膜堆積方法に関し、集積回路用コンデンサに用いることができる高い誘電率をもった薄膜を比較的低い基板温度で量産できるようにする。この為、蒸着法を適用し、電気的特性が優れた、即ち、比誘電率が高く、且つ、リーク電流が少ない高誘電体薄膜の堆積を可能にする。

【構成】 例えばイオン・ガン2で加速された酸素分子、酸素ラジカル、酸素原子、或いは酸素プラズマなどの活性酸素を含む雰囲気下で堆積速度0.2(好ましくは0.05)[nm/s]以下として、例えば半導体基板41上にSrTiO₃薄膜などの酸化物高誘電率薄膜或いは酸化物強誘電体薄膜を蒸着して堆積させる。

誘電体薄膜堆積装置を表す要部説明図



- | | |
|--------------|---------------|
| 1: 原料蒸発源 | 12: シヤック |
| 2: イオン・ガン | 14: 電極 |
| 3: 電子線加熱装置 | 41: 半導体基板 |
| 4: 基板保持台 | 61: ゲート・バルブ |
| 5: 基板保持台回転装置 | 71: プラズマ発生用電源 |
| 7: ヒータ | 72: プラズマ発生用電源 |
| 8: 蒸着室 | 81: プラズマ発生室 |
| 9: 圧力計 | 82: 導入路 |
| 11: ロック | 83: プラズマ発生用電源 |

【特許請求の範囲】

【請求項1】 加速された酸素分子、酸素ラジカル、酸素原子、或いは酸素プラズマなどの活性酸素を含む雰囲気下で堆積速度0.2 [nm/s] 以下として基板上に酸化物高誘電率薄膜或いは酸化物強誘電体薄膜を蒸着して堆積させることを特徴とする誘電体薄膜堆積方法。

【請求項2】 雰囲気における酸素分圧を 10^{-4} [Tor] 以上にするを特徴とする請求項1記載の誘電体薄膜堆積方法。

【請求項3】 酸化物高誘電率薄膜又は酸化物強誘電体薄膜が SrTiO_3 、 BaTiO_3 、 TiO_2 、 Ta_2O_5 、 PbTiO_3 、 PbZrO_3 の何れか、或いは、これ等の混晶であることを特徴とする請求項1或いは2記載の誘電体薄膜堆積方法。

【請求項4】 加速された酸素分子、酸素ラジカル、酸素原子などがイオン・ガンで加速された酸素イオンを電子で電気的に中和して生成されたものであって且つ基板に対して 1×10^{13} [1/cm²・s] 以上照射されることを特徴とする請求項1或いは2或いは3記載の誘電体薄膜堆積方法。

【請求項5】 酸素プラズマを蒸着室で発生させることを特徴とする請求項1或いは2或いは3記載の誘電体薄膜堆積方法。

【請求項6】 酸素プラズマ発生室で酸素プラズマを発生させて得られる活性酸素を蒸着室に導入することを特徴とする請求項1或いは2或いは3記載の誘電体薄膜堆積方法。

【請求項7】 基板温度を200 [°C] 以上にして酸化物高誘電率薄膜或いは酸化物強誘電体薄膜を蒸着して堆積させることを特徴とする請求項1或いは2或いは3或いは4或いは5或いは6記載の誘電体薄膜堆積方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば半導体基板などに小型のコンデンサを作製するのに好適な誘電体薄膜を堆積する方法に関する。

【0002】 近年、例えば携帯電話用のマイクロ波集積回路 (monolithic microwave integrated circuit: MMIC) など 40 に於いて、小型化又は低価格化の為、チップの外に接続していた比較的大きな容量のコンデンサを小さくしてMMICの内部素子として取り込む必要が生じている。

【0003】 また、ダイナミック・ランダム・アクセス・メモリ (dynamic random access memory: DRAM) のように、高集積化に伴って微細化が必要となり、記憶保持用のコンデンサを小さな面積で作製することが必要になっている。

【0004】 このようなことから、誘電率が高い薄膜、或いは、強誘電体薄膜を量産できる方法の実現が希求されている。

【0005】

【従来の技術】 通常、コンデンサ用の高い誘電率をもつ材料或いは強誘電体、例えば SrTiO_3 、 BaTiO_3 、 TiO_2 、 Ta_2O_5 、 PbTiO_3 、 PbZrO_3 、又はこれ等の混晶等は、例えばスパッタリング法 (要すれば、「特開昭58-194206号公報」、を参照)、化学気相成長法 (要すれば、「H. Yamaguchi et al., Jpn. J. Appl. Phys. vol. 32 No. 9B, pp. 4069-4073 (1993)」、を参照)、ソル・ゲル法 (要すれば、「特開昭56-28408号公報」、を参照) など適用することに依って作製されている。

【0006】 前記従来の技術に於けるスパッタリング法では、一般に、真空容器内で、誘電体原料からなるターゲットに対向して誘電体薄膜を形成すべき半導体基板をセットしてから、低圧の例えばAr雰囲気にしてプラズマを発生させ、ターゲットをスパッタリングさせることで誘電体薄膜を形成している。

【0007】 この場合、ターゲットの大きさには限界がある為、一度に処理できる半導体基板の枚数は比較的少なく、また、プラズマ中で薄膜を形成する為、半導体基板表面が高エネルギーのイオンなどに曝されて損傷され易く、従って、作り込まれるデバイスの特性を劣化される虞がある。

【0008】 また、化学気相成長 (chemical vapor deposition: CVD) 法では、原料ガスを高温で反応させ、半導体基板上に誘電体薄膜を堆積させるのであるが、 SrTiO_3 、 BaTiO_3 などを成長させるには、蒸気圧が高いSr原料、Ba原料がない為、これ等の薄膜を量産レベルで形成することは実際上では困難である。

【0009】 更にまた、ソル・ゲル法では、有機溶媒と誘電体材料微粉末とからなる乳濁液或いは懸濁液を半導体基板上に塗布し、これを約600 [°C] 以上の高温で処理することに依って有機溶媒を蒸発させ、且つ、微粒子を焼結させて所望の誘電体薄膜を得るようにしている。

【0010】 従って、高温での処理が不可欠なのであるが、高温プロセスを適用できない場合、例えば、トランジスタを形成した後の段階では、高温を適用することでトランジスタが劣化する為、この手段は採用できない。

【0011】 とところで、前記した各方法に見られる欠点 50 が比較的少ない、即ち、多量の半導体基板に低温で酸化物薄膜を堆積させることができ、且つ、スパッタリング法のように半導体基板表面に損傷を与えることが少ない方法として蒸着法が知られている。

【0012】 然しながら、蒸着法は、真空中で実施する為、酸化物薄膜を堆積させる場合、堆積させた酸化物薄膜中の酸素が抜け易く、良質の薄膜が得られない。

【0013】 そこで、例えばイオン・ビーム・アシスト

蒸着法などのように、酸素ビームを薄膜に照射しながら蒸着を行う方法も提案されている。

【0014】然しながら、一般に、コンデンサ用薄膜では、電気的特性が良好であること、特に比誘電率が高く、リーク電流が低いことが要求されるので、イオン・ビーム・アシスト蒸着法を適用して形成された酸化物薄膜としては、光学用薄膜（要すれば、「特開昭61-288064号公報」、を参照）、集積回路に於ける層間絶縁膜（要すれば、「特開平3-196526号公報」、を参照）が知られているのみであり、コンデンサ用薄膜については事例がない。

【0015】実際、本発明者らは、前記各特許公報に開示された蒸着法に依って、 SrTiO_3 、 BaTiO_3 、 TiO_2 、 Ta_2O_5 、 PbTiO_3 、 PbZrO_3 の薄膜を用いてコンデンサを試作したが、どの薄膜も、高い比誘電率、及び、少ないリーク電流の条件を満たすことはできなかった。

【0016】

【発明が解決しようとする課題】本発明では、集積回路用コンデンサに用いることができる高い誘電率をもった薄膜を比較的低い基板温度で量産できるようにする。この為、蒸着法を適用し、電気的特性が優れた、即ち、比誘電率が高く、且つ、リーク電流が少ない高誘電体薄膜の堆積を可能にする。

【0017】

【課題を解決するための手段】本発明は、イオン・ビーム・アシスト蒸着法のような酸素の補償手段をもつ蒸着法を適用して誘電体薄膜を堆積させる場合、堆積速度及び堆積時に於ける酸素分圧を適切な値に選定することで、集積回路用コンデンサの構成部材として使用に耐える優れた特性をもった誘電体薄膜を実現することが基本になっている。

【0018】前記したところから、本発明に依る誘電体薄膜堆積方法に於いては、

(1) 加速された酸素分子、酸素ラジカル、酸素原子、或いは酸素プラズマなどの活性酸素（酸素流）を含む雰囲気下で堆積速度0.2 (nm/s) 以下として基板（例えば半導体基板41）上に酸化物高誘電率薄膜或いは酸化物強誘電体薄膜（例えば SrTiO_3 薄膜など）を蒸着して堆積させることを特徴とするか、或いは、

【0019】(2) 前記(1)に於いて、雰囲気中に於ける酸素分圧を 10^{-4} (Torr) 以上にすることを特徴とするか、或いは、

【0020】(3) 前記(1)或いは(2)に於いて、酸化物高誘電率薄膜又は酸化物強誘電体薄膜が SrTiO_3 、 BaTiO_3 、 TiO_2 、 Ta_2O_5 、 PbTiO_3 、 PbZrO_3 の何れか、或いは、これ等の混晶であることを特徴とするか、或いは、

【0021】(4) 前記(1)或いは(2)或いは(3)に於いて、加速された酸素分子、酸素ラジカル、

酸素原子などがイオン・ガン（例えばイオン・ガン2）で加速された酸素イオンを電子（例えば電子照射装置3からの電子）で電気的に中和して生成されたものであって且つ基板に対して 1×10^{13} [1/cm²・s] 以上照射されることを特徴とするか、或いは、

【0022】(5) 前記(1)或いは(2)或いは(3)に於いて、酸素プラズマを蒸着室で発生させることを特徴とするか、或いは、

【0023】(6) 前記(1)或いは(2)或いは(3)に於いて、酸素プラズマ発生室で酸素プラズマを発生させて得られる活性酸素を蒸着室に導入することを特徴とするか、或いは、

【0024】(7) 前記(1)或いは(2)或いは(3)或いは(4)或いは(5)或いは(6)に於いて、基板温度を200 [°C] 以上にして酸化物高誘電率薄膜或いは酸化物強誘電体薄膜を蒸着して堆積させることを特徴とする。

【0025】

【作用】前記手段を採ることに依って、基本的には、通常の蒸着を実施するのと同じであることから、堆積装置として大型のものを用いることができ、直径が75 (mm) 乃至100 (mm) の多数の半導体基板を一括処理することが可能である。

【0026】また、通常の蒸着と異なるところは、酸素照射に依って誘電体薄膜に含まれる酸素量を制御することができる為、電気的特性が良好な誘電体薄膜を堆積させることができ、しかも、蒸着の際、ヒータに依って基板を適切な温度にすることで誘電体薄膜の結晶性を向上させることができる。

【0027】また、スパッタリング法のように基板をプラズマに直接曝すことはないから、基板表面が損傷される虞はなく、この点は、半導体基板上にデバイスを或段階まで作製した時点で誘電体薄膜を堆積させる必要がある場合に有利である。

【0028】更にまた、基板温度を200 [°C] 乃至450 [°C] 程度の低い温度にして堆積を行った場合であっても、実用上で充分な電気的特性、即ち、誘電率が適当に高く、リーク電流が少ない誘電体薄膜を得ることができ、ソル・ゲル法に比較して有利である。

【0029】

【実施例】図1は本発明を実施するのに用いる誘電体薄膜堆積装置の一例を表す要部説明図である。

【0030】図に於いて、1は原料蒸発源、2はイオン・ガン、3は電子照射装置、4は基板保持台、5は基板保持台回転装置、7はヒータ、8は蒸着室、9は水晶振動子を用いた膜厚計、11はルツボ、12はシャッタ、14は電子銃、41は半導体基板、61はゲート・バルブ、71はリング状をなすプラズマ発生用電極、72はプラズマ発生用電源、81はプラズマ発生室、82は導入路、83は平行平板型のプラズマ発生用電極をそれぞ

れ示す。

【0031】図示の誘電体薄膜堆積装置に於いては、原料蒸発源1に原料として例えば SrTiO_3 を入れ、電子線を照射して加熱蒸発させ、基板保持台4にセットした半導体基板41の表面に誘電体薄膜を蒸着させるようになっていて、その蒸着の際には、酸素分子或いは酸素原子を半導体基板41に照射する（以下、酸素照射、と言う）。

【0032】この酸素照射は、通常、酸化物薄膜を低圧下で蒸着に依って形成する場合、得られる酸化物薄膜が酸素不足状態になるので、これを補う為に実施するものである。

【0033】酸素照射は次のようにして行う。まず、イオン・ガン2に酸素を導入して酸素原子或いは分子イオンを発生させ、これをイオン・ガン2中で加速して酸素原子或いは分子イオン流を生成させる。このイオン流に電子照射装置3で発生させた電子線を照射して電氣的に中和して酸素原子或いは分子流（以下、酸素流、と言う）を生成させ、それを半導体基板41に照射するものである。

【0034】酸素を補う手段としては、前記のように加速した酸素を照射する方法の他、酸素プラズマを用いることができる。例えば、蒸着室8内に於いて、プラズマ発生用電極71に対し、プラズマ発生用電源72から高周波などを送入し、蒸着室8内で酸素プラズマを発生させながら誘電体の蒸着を行うことができる。

【0035】また、蒸着室8とは別個になっているプラズマ発生室81で酸素プラズマを発生させ、寿命が長い活性酸素のみを導入路82を介して蒸着室8に送入して誘電体の蒸着を行うようにしても良い。

【0036】蒸着の際には、誘電体薄膜の結晶性を良好なものとする為、ヒータ7に依って半導体基板41を加熱して適当な温度にする。

【0037】前記の SrTiO_3 のみならず、 BaTiO_3 、 TiO_2 、 Ta_2O_5 、 PbTiO_3 、 PbZrO_3 、或いは、これ等の混晶からなる誘電体も前記と同様な方法に依って蒸着して薄膜にすることができる。

【0038】以下に、図示の堆積装置を用い、 SrTiO_3 薄膜を堆積させる場合について説明する。

【0039】(1) Si 或いは GaAs などの半導体基板41に金属を堆積して電極を形成する。

【0040】この電極は、具体的には、 Pt の薄膜などを積層して構成されている。ここで用いる Pt は、抵抗が低く、耐熱性に優れ、半導体基板41或いは高誘電率薄膜や高誘電体膜との密着性が良好な金属に代替することができる。

【0041】(2) 半導体基板41を堆積装置に於ける基板保持台4に電極側が表出されるように装着し、また、単一の原料蒸発源1に於けるルツボ11内に原料である SrTiO_3 を入れる。

【0042】(3) 排気装置6を動作させて蒸着室8内を排気し、圧力を 1×10^{-6} (Torr)乃至 1×10^{-2} (Torr)とする。この際、蒸着室8内には、マス・フロー・コントローラに依って流量を制御した酸素を導入することで圧力の調整を行う。

【0043】(4) ヒータ7を動作させて半導体基板41の温度を 200 (°C)乃至 450 (°C)の範囲とする。この際、温度上昇を早める為には、ランプを用いて補助的に加熱しても良い。

【0044】(5) 半導体基板41が所定温度に達し、且つ、蒸着室8内が所定圧力に達したら電子銃14からの電子ビームを照射してルツボ11内の SrTiO_3 を溶融する。

【0045】(6) 蒸着の際には、シャッタ12を開いて蒸着を開始し、基板保持台回転装置5を動作させて基板保持台4を回転させる。

【0046】半導体基板41上に堆積する SrTiO_3 薄膜の堆積速度及び膜厚は、水晶振動子を用いた膜厚計9でモニタし、これを原料蒸発源1に於ける電子銃14の制御系にフィードバックし、堆積速度が一定となるように電子線強度を自動的に制御するようになっている。

【0047】蒸着室8内の圧力は、酸素の導入に依って制御されているので、蒸着時に於ける蒸着室8内の雰囲気は主として酸素である。

【0048】蒸着と同時にイオン・ガン2及び電子照射装置3の作用で電氣的に中性な酸素流を作り、これを半導体基板41に照射する。この場合の酸素照射量は、半導体基板41の表面上で 1×10^{13} (1/cm²・s)以上となるようにした。

【0049】前記プロセスで誘電体薄膜を形成する場合に、蒸着室8内の圧力及び堆積速度を一定とし、酸素照射量及び堆積させた誘電体薄膜に於ける比誘電率の関係を調べた。

【0050】図2は酸素照射量並びに堆積させた誘電体薄膜に於ける比誘電率の関係を表す線図であり、横軸には酸素照射量 10^{13} (1/cm²・s)を、また、縦軸には誘電体薄膜の比誘電率をそれぞれ採ってある。

【0051】図2に見られるデータを得た際の条件は、蒸着室8内の圧力及び誘電体薄膜の堆積速度を一定とした場合である。

【0052】図から明らかなように、酸素の照射量が多いほど、比誘電率が大きいことが看取される。これは、堆積した誘電体薄膜の組成が化学量論的な組成に比較して酸素不足の状態になる為と考えられる。

【0053】前記プロセスで誘電体薄膜を形成する場合に、酸素照射量及び蒸着室8内の圧力を一定とし、原料蒸発源1の電子線照射量を変えることで堆積速度を変化させて得られた SrTiO_3 薄膜の比誘電率を調べた。

【0054】図3は堆積速度並びに堆積させた誘電体薄膜に於ける比誘電率の関係を表す線図であり、横軸に堆

積速度を、また、縦軸に誘電体薄膜の比誘電率をそれぞれ採ってある。尚、このデータは、酸素照射量を一定として得られたものである。

【0055】図に於いて、白丸は酸素分圧が約 1×10^{-3} (Torr) の場合、黒丸は酸素分圧が約 1×10^{-4} (Torr) の場合である。

【0056】図から明らかなように、堆積速度が0.2 (nm) より小さくなるにつれて、特に0.05 (nm/s) 以下になった場合、比誘電率が増加している。この原因は、堆積速度が遅い場合、堆積した薄膜の酸素が不足している為、即ち、単位時間当たりの酸素供給量が実効的に減少する為であるか、或いは、堆積速度が遅いと堆積した薄膜の結晶性が良い為であると考えられる。

【0057】堆積速度を変化させて堆積させた薄膜に於いて、そのSr、Ti、Oの組成をX線光電子分光法 (X-ray photoelectron spectroscopy: XPS)、及び、電子線プローブ・マイクロ・アナライザ (electron probe microanalyzer: EPMA) で調べた結果では、堆積速度を変化させたことに依るSr、Ti、Oの組成変化は殆どなかった。

【0058】XPSに於けるTi及びSrピークの半値幅は、堆積速度が大きい薄膜では大きく、また、堆積速度が小さい薄膜では小さかった。一般に、半値幅が小さいほど、堆積した薄膜の結晶性が良いので、堆積速度が小さいほど、堆積した薄膜の結晶性が向上して比誘電率が向上したものと考えられる。

【0059】前記プロセスで誘電体薄膜を形成する場合に、堆積時に於ける蒸着室8内の圧力及び堆積させた誘電体薄膜に於ける比誘電率の関係を調べた。

【0060】図4は蒸着室内の圧力並びに堆積させた誘電体薄膜に於ける比誘電率の関係を表す線図であり、横軸に蒸着室内の圧力を、また、縦軸に誘電体薄膜の比誘電率をそれぞれ採ってある。尚、このデータは、堆積速度及び酸素照射量を一定として得られたものである。

【0061】図から明らかなように、圧力が 1×10^{-5} (Torr) 乃至 1×10^{-2} (Torr) に於いて、誘電体薄膜の比誘電率は、圧力に対する依存性は少ないが、圧力が高いほど大きくなっている。

【0062】前記したところから、堆積させたSrTiO₃の比誘電率は40であり、リーク電流は 10^{-8} (A/cm²) 乃至 10^{-7} (A/cm²) 程度であって、充分に実用に供し得るものである。

【0063】前記した実施例では、SrTiO₃薄膜の堆積について説明したが、BaTiO₃、TiO₂、Ta₂O₅、PbTiO₃、PbZrO₃、或いは、これ等の混晶からなる誘電体も同様に蒸着で堆積できることを確認している。

【0064】前記実施例で用いた堆積装置に依れば、直径75 (mm) 乃至100 (mm) の多数の半導体基板

を一括して堆積処理することができ、その場合の誘電体薄膜の膜厚及び比誘電率のバラツキは極少ない。

【0065】前記した結果は、通常のイオン・ビーム・アシスト蒸着法を適用した層間絶縁膜の堆積技術、或いは、光学用薄膜の堆積技術からは全く予測できなかったところである。

【0066】即ち、これ等の薄膜では、堆積速度を0.2 (nm/s) 乃至0.5 (nm/s) にして堆積させるのが普通であり、しかも、堆積速度に対する依存性が殆ど問題にならないことが知られている。

【0067】また、イオン・ビーム・アシスト蒸着法に依る層間絶縁膜或いは光学用薄膜の堆積では、基板に酸素を直接照射する為、酸素分圧をある程度、例えば約 10^{-4} (Torr) 以下に低下させた方が結晶性が良い薄膜を得られる。即ち、加速された酸素が雰囲気中の酸素と衝突しない程度の酸素分圧にした方が好結果が得られる。

【0068】然しながら、本発明では、前記層間絶縁膜の堆積技術、或いは、光学用薄膜の堆積技術で得られる結果とは全く異なった結果が得られていることが理解されよう。

【0069】本発明に於いては、前記実施例に限られることなく、他に多くの改変が可能であり、次に、それを例示する。

【0070】前記各実施例に於いては、SrTiO₃を堆積させる際、加速した酸素分子などを用いる場合について説明したが、これに代えて、蒸着室8内で酸素プラズマを発生させながら蒸着を行うこともできる。その場合、蒸着室8内の酸素分圧及び蒸着速度は、前記各実施例と同様の範囲に選択して良い。

【0071】酸素プラズマの発生は、プラズマ発生用電源72から、電力を300 (W) 乃至500 (W)、周波数を13.56 (GHz) として、高周波を蒸着室8内のプラズマ発生用電極71に送入して酸素プラズマを発生させる。

【0072】堆積されたSrTiO₃薄膜の電気的特性は、前記実施例と同様、堆積速度が0.2 (nm/s) 以下である場合、或いは、酸素分圧が 10^{-4} (Torr) 乃至 10^{-3} (Torr) である場合に良好であった。

【0073】また、蒸着室8と別室になっている酸素プラズマ発生室81に於いて酸素プラズマを発生させ、導入路82を介して活性酸素を蒸着室8に送入しながら、前記各実施例と同様、SrTiO₃の蒸着を行っても良い。

【0074】酸素プラズマの発生は、プラズマ発生用電源72から、電力を300 (W) 乃至500 (W)、周波数を13.56 (GHz) として、高周波を酸素プラズマ発生室81内に在る平行平板型のプラズマ発生用電極73に送入して酸素プラズマを発生させる。

【0075】この場合に於いても、堆積されたSrTiO₂薄膜の電気的特性は、前記実施例と同様、堆積速度が0.2 [nm/s] 以下である場合、或いは、酸素分圧が 10^{-4} [Torr] 乃至 10^{-3} [Torr] である場合に良好であった。

【0076】

【発明の効果】本発明に依る誘電体薄膜堆積方法では、加速された酸素分子、酸素ラジカル、酸素原子、或いは酸素プラズマなどの活性酸素を含む雰囲気下で堆積速度0.2 [nm/s] 以下として基板上に酸化物高誘電率薄膜或いは酸化物強誘電体薄膜を蒸着して堆積させる。

【0077】前記構成を採ることに依って、通常の蒸着法に比較して、比誘電率が高く、且つ、リーク電流が少ない高誘電率薄膜、或いは、強誘電体薄膜を容易に形成することが可能であり、集積回路用コンデンサとしての使用に充分耐える程度に良質のものを得ることができる。

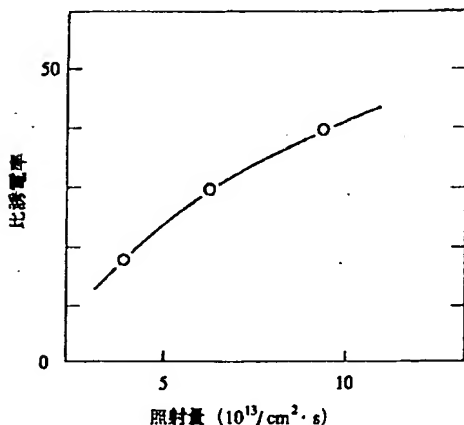
【0078】また、蒸着法を適用できることから、多数の大口径半導体基板を一括して処理することができ、しかも、短時間で均質な堆積を行うことができるので、スパッタリング法に比較すると量産性の面で著しく優れている。

【0079】また、ゾル・ゲル法に比較すると、低温で処理できることから、例えば半導体基板にトランジスタを作製した後に於いても、そのデバイス特性を劣化させることなく、薄膜を堆積させることができる。

【0080】また、CVD法に依る場合のように、SrやBaの原料が入手困難で且つ高価であるなどの問題もない。

【図2】

酸素照射量と比誘電率との関係を表す線図



【図面の簡単な説明】

【図1】本発明を実施するのに用いる誘電体薄膜堆積装置の一例を表す要部説明図である。

【図2】酸素照射量並びに堆積させた誘電体薄膜に於ける比誘電率の関係を表す線図である。

【図3】堆積速度並びに堆積させた誘電体薄膜に於ける比誘電率の関係を表す線図である。

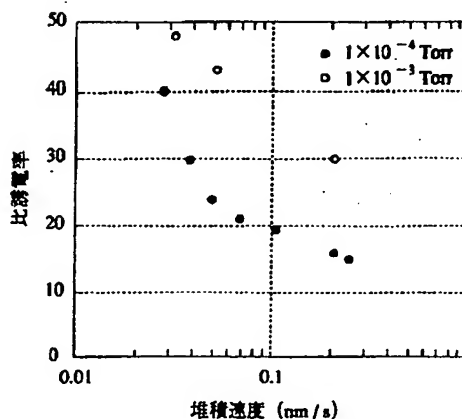
【図4】蒸着室内の圧力並びに堆積させた誘電体薄膜に於ける比誘電率の関係を表す線図である。

【符号の説明】

- 1 原料蒸発源
- 2 イオン・ガン
- 3 電子照射装置
- 4 基板保持台
- 5 基板保持台回転装置
- 7 ヒータ
- 8 蒸着室
- 9 膜厚計
- 11 ルツボ
- 12 シャッタ
- 14 電子銃
- 41 半導体基板
- 61 ゲート・バルブ
- 71 プラズマ発生用電極
- 72 プラズマ発生用電源
- 81 プラズマ発生室
- 82 導入路
- 83 プラズマ発生用電極

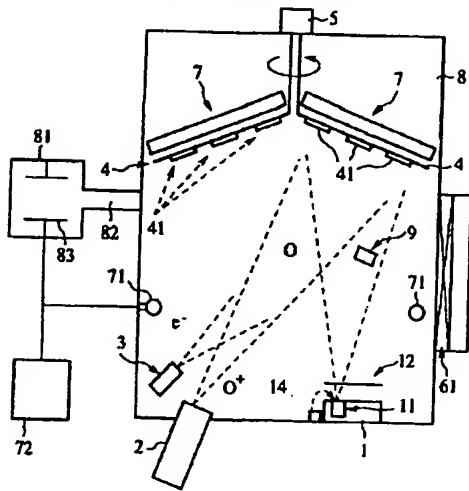
【図3】

堆積速度と比誘電率との関係を表す線図



【図1】

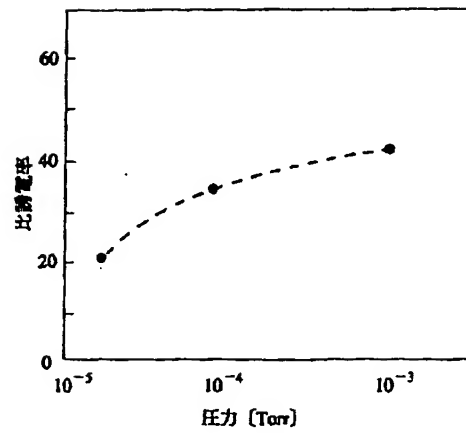
誘電体薄膜堆積装置を表す要部説明図



- | | |
|--------------|---------------|
| 1: 原料蒸発源 | 12: シャッター |
| 2: イオン・ガン | 13: 電子銃 |
| 3: 電子照射装置 | 14: 半導体基板 |
| 4: 基板保持台 | 15: ゲート・バルブ |
| 5: 基板保持台回転装置 | 16: プラズマ発生用電極 |
| 6: ヒータ | 17: プラズマ発生用電源 |
| 7: 蒸着室 | 18: プラズマ発生室 |
| 8: 膜厚計 | 19: 導入路 |
| 9: ルツボ | 20: プラズマ発生用電極 |

【図4】

圧力と比誘電率との関係を表す線図



フロントページの続き

(51) Int. Cl.⁴

H01L 27/04

21/822

識別記号 庁内整理番号

F I

技術表示箇所